



CFG 269905

09/748.219

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年12月13日

出願番号
Application Number:

特願2000-379144

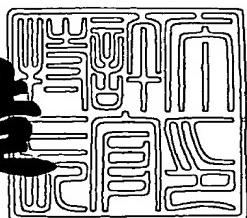
出願人
Applicant(s):

キヤノン株式会社

2001年 1月19日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3114392

【書類名】 特許願

【整理番号】 4363023

【提出日】 平成12年12月13日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/10
H01L 27/105

【発明の名称】 エリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法

【請求項の数】 37

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

【氏名】 亀島 登志男

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

【氏名】 海部 紀之

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100065385

【弁理士】

【氏名又は名称】 山下 穂平

【電話番号】 03-3431-1831

【先の出願に基づく優先権主張】

【出願番号】 平成11年特許願第371334号

【出願日】 平成11年12月27日

【手数料の表示】

【予納台帳番号】 010700

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703871

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 エリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法

【特許請求の範囲】

【請求項1】 それぞれスイッチング素子を有する複数の画素を2次元的に配置し、一方向に配列された前記画素に対応する前記スイッチング素子に接続される共通線を複数有し、前記共通線に制御信号を印加して前記スイッチング素子の駆動を行うエリアセンサにおいて、

前記共通線には前記制御信号を印加する複数の駆動手段が接続されているエリアセンサ。

【請求項2】 前記駆動手段は前記共通線の両端にそれぞれ接続される請求項1に記載のエリアセンサ。

【請求項3】 前記共通線の両端にそれぞれ接続された前記駆動手段からは同じタイミングで前記制御信号が印加される請求項2に記載のエリアセンサ。

【請求項4】 前記複数の駆動手段を同時に駆動可能にするため、前記複数の駆動手段の駆動を開始させるためのスタート信号入力部を前記駆動手段は有する請求項1に記載のエリアセンサ。

【請求項5】 前記スイッチング素子は薄膜トランジスタであり、前記共通線は該薄膜トランジスタのゲートに接続される共通ゲート線である請求項1に記載のエリアセンサ。

【請求項6】 前記画素が前記薄膜トランジスタと接続された光電変換素子を有している請求項5に記載のエリアセンサ。

【請求項7】 前記画素上に波長変換体が配されている請求項1に記載のエリアセンサ。

【請求項8】 それぞれ薄膜トランジスタと光電変換素子とを有する複数の画素を2次元的に配置し、一方向に配列された前記薄膜トランジスタのソース電極に接続される共通ソース線を複数有するエリアセンサにおいて、

前記共通ソース線には複数の信号読み出し手段が接続されているエリアセンサ。

【請求項9】 それぞれ薄膜トランジスタと光電変換素子とを有する複数の画素を2次元的に配置し、一方向に配列された前記薄膜トランジスタのゲート電極に接続される共通ゲート線の複数と、他方向に配列された前記薄膜トランジスタのソースまたはドレイン電極に接続される共通線の複数と、を有するエリアセンサにおいて、

前記共通線には複数の信号読み出し手段が接続されており、かつ前記共通ゲート線には複数のゲート駆動手段が接続されているエリアセンサ。

【請求項10】 前記信号読み出し手段は前記共通線の両端に接続される請求項9に記載のエリアセンサ。

【請求項11】 前記ゲート駆動手段は前記共通ゲート線の両端に接続される請求項9に記載のエリアセンサ。

【請求項12】 前記共通線の両端にそれぞれ接続された前記信号読み出し手段からは同じタイミングで信号読み出しが行われる請求項9に記載のエリアセンサ。

【請求項13】 前記共通ゲート線の両端にそれぞれ接続された前記ゲート駆動手段からは同じタイミングで前記制御信号が印加される請求項12に記載のエリアセンサ。

【請求項14】 前記信号読み出し手段は前記共通線の両端に接続され、前記ゲート駆動手段は前記共通ゲート線の両端に接続される請求項9に記載のエリアセンサ。

【請求項15】 前記共通線の両端にそれぞれ接続された前記信号読み出し手段からは同じタイミングで信号読み出しが行われる請求項14に記載のエリアセンサ。

【請求項16】 前記共通ゲート線の両端にそれぞれ接続された前記ゲート駆動手段からは同じタイミングで前記制御信号が印加される請求項14に記載のエリアセンサ。

【請求項17】 前記共通線の両端にそれぞれ接続された前記信号読み出し手段からは同じタイミングで信号読み出しが行われ、前記共通ゲート線の両端にそれぞれ接続された前記ゲート駆動手段からは同じタイミングで前記制御信号が

印加される請求項14に記載のエリアセンサ。

【請求項18】 前記薄膜トランジスタはアモルファスシリコンを有する請求項9に記載のエリアセンサ。

【請求項19】 前記光電変換素子はアモルファスセレン、 PbI_2 及びガリウムヒ素からなる群から選択される材料を有する請求項9に記載のエリアセンサ。

【請求項20】 前記光電変換素子上に波長変換体を有する請求項9に記載のエリアセンサ。

【請求項21】 前記ゲート駆動手段または信号読み出し手段は共通ゲート線あるいは共通ソース線と異方性接続されている請求項9に記載のエリアセンサ。

【請求項22】 それぞれスイッチング素子を有する複数の画素を2次元的に配置し、該スイッチング素子を共通の共通線に接続された画素列を有するエリアセンサの駆動方法において、

前記スイッチング素子を駆動するための制御信号を前記共通線の少なくとも異なる2点から同時に印加し、前記共通線に印加された制御信号により前記共通の共通線に接続されたスイッチング素子を駆動することを有するエリアセンサの駆動方法。

【請求項23】 同時に印加される前記制御信号は同じ印加時間有する請求項22に記載のエリアセンサの駆動方法。

【請求項24】 前記共通線に印加される制御信号は前記共通線の両端側から印加される請求項22に記載のエリアセンサの駆動方法。

【請求項25】 それぞれ薄膜トランジスタと光電変換素子とを有する複数の画素を2次元的に配置し、一方向に配列された前記薄膜トランジスタのゲート電極に接続される共通ゲート線の複数と、他方向に配列された前記薄膜トランジスタのソースまたはドレイン電極に接続される共通線の複数とを有し、前記共通線には複数の信号読み出し手段が接続されており、かつ前記共通ゲート線には複数のゲート駆動手段が接続され、該光電変換素子上に波長変換体を有するエリアセンサ、

電磁波発生源、
該エリアセンサからの像信号を処理する画像処理手段、
該画像処理された画像を表示する表示手段、
を有する画像入力装置。

【請求項26】 前記エリアセンサと前記電磁波発生源との間にグリッドを有する請求項25に記載の画像入力装置。

【請求項27】 前記信号読み出し手段は、各共通線に対し個別に設けられたアンプとアナログマルチプレクサを有するアンプICと、A/Dコンバーターと、で構成されることを特徴とする請求項8-21のいずれかの請求項に記載のエリアセンサ。

【請求項28】 前記信号読み出し手段は、各共通線に対し個別に設けられたアンプとアナログマルチプレクサを有するアンプICと、A/Dコンバーターと、デジタルマルチプレクサと、で構成されることを特徴とする請求項8-21のいずれかの請求項に記載のエリアセンサ。

【請求項29】 前記信号読み出し手段は複数の前記アンプICを有し、各アンプICの出力はセレクト信号で選択、制御可能であることを特徴とする請求項27または28に記載のエリアセンサ。

【請求項30】 前記信号読み出し手段で、前記アンプICは少なくとも偶数群および奇数群の2つのアナログ出力を有することを特徴とする請求項27-29のいずれかの請求項に記載のエリアセンサ。

【請求項31】 前記信号読み出し手段は前記アンプICの偶数群、奇数群それぞれのアナログ出力に対応するA/Dコンバーターを有することを特徴とする請求項30に記載のエリアセンサ。

【請求項32】 前記信号読み出し手段で、前記偶数群、奇数群に対応するA/Dコンバーターの出力がデジタルマルチプレクサに接続されていることを特徴とする請求項31に記載のエリアセンサ。

【請求項33】 前記偶数群、奇数群のアナログ出力を入力、切り替えるための第2のアナログマルチプレクサを有し、

さらに第2のアナログマルチプレクサの出力がA/Dコンバーターに接続され

ていることを特徴とする請求項30に記載のエリアセンサ。

【請求項34】 前記デジタルマルチプレクサまたは第2のアナログマルチプレクサは出力信号が位置的に連続するように制御されていることを特徴とする請求項32または33に記載のエリアセンサ。

【請求項35】 前記共通ゲート線の配線材料の比抵抗が $10 \mu \Omega \cdot \text{cm}$ 以上であることを特徴とする請求項9に記載のエリアセンサ。

【請求項36】 前記共通ゲート線の材料がクロム、チタン、モリブデン、モリブデン-タンタル合金いずれかであることを特徴とする請求項9に記載のエリアセンサ。

【請求項37】 前記光電変換素子の容量と前記薄膜トランジスタのオン抵抗の積とで求められる時定数 τ_1 と、前記共通ゲート線の抵抗と前記共通ゲート線の寄生容量の積で求められる時定数 τ_2 との間に以下の関係を有することを特徴とする請求項9に記載のエリアセンサ。

$$\tau_1 \geq \tau_2$$

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はデジタルカメラ、X線撮影装置などに用いられるエリアセンサ、それを有するデジタルカメラ、X線撮影装置などの画像入力装置および該エリアセンサの駆動方法に関する。

【0002】

詳しくは光電変換素子とスイッチ素子を有する画素を2次元的に配列したエリアセンサにおいて、各画素を駆動するための駆動信号を対向する2辺側から印加するようにしたエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法に関する。

【0003】

【従来の技術】

光電変換素子とスイッチ素子を有する画素を2次元的に配列したエリアセンサの一例を、図11～図13を用いて説明する。

【0004】

図11は光電変換素子とスイッチ素子を画素に有するエリアセンサの一例の模式的回路図である。図12(a)はエリアセンサのゲートラインの等価回路図、図12(b)及び図12(c)はゲートドライバからゲートラインに印加された駆動波形の状態を説明するための図で、図12(b)及び図12(c)それぞれ図11及び図12(a)におけるA点及びB点における駆動波形(ゲートパルス)の形状を説明するための概念図であり、図13はエリアセンサにおけるゲートドライバの駆動の一例を説明するタイミング図である。

【0005】

図11に示されるエリアセンサの各画素Sは光電変換素子(ここではフォトダイオード)PDと薄膜トランジスタ(TFT)Trにより夫々構成されている。フォトダイオードPDのカソード電極はバイアスラインVsに接続され電源3によりバイアス電圧が印加されている。薄膜トランジスタTrのソース電極は画素列ごとにそれぞれデータラインSig1~SigNに接続され、薄膜トランジスタTrのゲート電極は画素行ごとにそれぞれゲートラインVg1~VgNに接続されている。この例においてエリアセンサの駆動に必要な配線はバイアスラインVs、データラインSig1~SigN、ゲートラインVg1~VgNである。またフォトダイオードPDのアノード電極と薄膜トランジスタTrのドレイン電極は各画素で相互に接続されている。この例ではデータラインSig1~SigNは垂直方向に、ゲートラインVg1~VgNは図中水平方向にそれぞれ配置されている。さらに各データラインSig1~SigNは読み出し装置1に接続されている。一般的に読み出し装置1はデータラインSig1~SigNがそれぞれ接続されるアンプ1a、各アンプ1aからの信号が入力されるアナログマルチプレクサ1bなどにより構成される。一方、各ゲートラインVg1~VgNはゲートドライバ2に接続される。一般的にゲートドライバ2はシフトレジスタなどにより構成される。

【0006】

各画素で光電変換された像情報はデータラインSig1~SigNを通じて読み出し装置1に転送され、1ゲートラインごとにシリアル信号として出力される

【0007】

上記エリアセンサではゲートドライバと読み出し装置が、それぞれ画素が配列された受像領域となる矩形領域の一辺でのみ接続されている。

【0008】

【発明が解決しようとする課題】

しかしながら、このような接続関係とされたエリアセンサでは、ゲートラインあるいはデータラインに断線が生じた場合、断線から先の画素の駆動あるいは画素からの信号の転送ができないという課題を有していた。

【0009】

また、断線が生じていない場合であっても、上記エリアセンサのゲートラインは抵抗を有している。特に、受像領域が大面積化されたり、画素配置が高細密化されてゲートライン幅が細くされたりした場合は、その抵抗が実質的に無視できない場合が生じる。上記エリアセンサのゲートラインはゲートライン自身の抵抗 $R_{v g}$ とゲートラインの寄生容量 $C_{v g}$ により等価回路的に図12(a)のように表すことができる。従って図11中ゲートライン $V_{g N}$ のAに印加されたゲートパルス(図12(b))は抵抗 $R_{v g}$ 、寄生容量 $C_{v g}$ により、ゲートライン $V_{g N}$ のBでは信号に遅延が生じてしまい、図12(c)に示すように波形が変形し、しきい値(閾値)電圧 $V_{t h}$ を超える部分の波長幅が変化してしまう。一般にTFTをONして電荷を転送するにはしきい値電圧 $V_{t h}$ を超えた電圧が印加される時間が時間が T_b 以上必要である。ここで説明したような波形の遅延が生じると、この閾値電圧 $V_{t h}$ を超える時間が短くなるのでもとのパルス幅の時間 T_a を長く設定して電荷転送に必要な時間 T_b を確保しなくてはならない。

【0010】

図13の駆動タイミング図に示すようにエリアセンサ全体を駆動するにはこの遅延のために、 $(T_a - T_b) \times N$ (Nはライン数)だけの余分な時間が必要となる。これはエリアセンサをよりいっそう高速で駆動するための妨げとなる場合がある。

【0011】

このようにエリアセンサではゲートライン、データラインに断線が生じた場合に断線から先の駆動あるいは信号の転送ができないだけではなく、高速駆動を行うためにも改善の余地を有していた。

【0012】

(発明の目的)

本発明はエリアセンサにおける上述の問題点を鑑みてなされたものであり、断線の影響がなくさらに高速駆動に適したエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することを目的としている。

【0013】

また、本発明は、ゲートラインやデータラインのような受像領域を横断する配線の断線によって生じるような駆動不良やデータ取得ができなくなるといったような不具合が無く、安定した像情報の出力を行うことができ、信頼性に富んだエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することを目的とする。

【0014】

加えて、本発明は、所望の駆動波形を供給することができ、高速で駆動することが可能となり、結果として動画取得にも適したエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を実現することを目的とする。

【0015】

更に、本発明は、より大面積の受像領域を有するエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供でき、大面積化による駆動速度の低下も生じないかむしろ向上させることができ、あるいは、小面積の受像部を有するエリアセンサを組み合わせた場合に比べても、その駆動速度の低下を最小限にすることが可能であり、加えて、より高精細な読み取りや表示を可能にするエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することを目的とする。

【0016】

【課題を解決するための手段】

本発明は、それぞれスイッチング素子を有する画素の複数を2次元的に配置し、一方向に配列された前記画素に対応する前記スイッチング素子に共通に接続される共通線を複数有し、前記共通線に制御信号を印加して前記スイッチング素子の駆動を行うエリアセンサにおいて、前記共通線には前記制御信号を印加する複数の駆動手段が接続されているエリアセンサを提供することを目的とする。

【0017】

また本発明は、それぞれ薄膜トランジスタと光電変換素子とを有する画素の複数を2次元的に配置し、一方向に配列された前記薄膜トランジスタのソース電極に接続される共通ソース線を複数有するエリアセンサにおいて、前記共通ソース線には複数の信号読み出し手段が接続されているエリアセンサを提供することを目的とする。

【0018】

また本発明は、それぞれ薄膜トランジスタと光電変換素子とを有する画素の複数を2次元的に配置し、第一の方向に配列された前記薄膜トランジスタのゲート電極に接続される共通ゲート線の複数と、該第一の方向とは別の第二の方向に配列された前記薄膜トランジスタのソース電極に接続される共通ソース線の複数と、を有するエリアセンサにおいて、前記共通ソース線には複数の信号読み出し手段が接続されており、かつ前記共通ゲート線には複数のゲート駆動手段が接続されているエリアセンサを提供することを目的とする。

【0019】

また、本発明は、それぞれ薄膜トランジスタと光電変換素子とを有する複数の画素を2次元的に配置し、一方向に配列された前記薄膜トランジスタのゲート電極に接続される共通ゲート線の複数と、他方向に配列された前記薄膜トランジスタのソースまたはドレイン電極に接続される共通線の複数とを有し、前記共通線には複数の信号読み出し手段が接続されており、かつ前記共通ゲート線には複数のゲート駆動手段が接続され、該光電変換素子上に波長変換体を有するエリアセンサ、電磁波発生源、該エリアセンサからの像信号を処理する画像処理手段、該画像処理された画像を表示する表示手段とを有する画像入力装置を提供すること

を目的とする。

【0020】

加えて本発明は、それぞれスイッチング素子を有する複数の画素を2次元的に配置し、該スイッチング素子を共通の共通線に接続された画素列を有するエリアセンサの駆動方法において、前記スイッチング素子を駆動するための制御信号を前記共通線の少なくとも異なる2点から同時に印加し、前記共通線に印加された制御信号により前記共通の共通線に接続されたスイッチング素子を駆動することを有するエリアセンサの駆動方法を提供することを目的とする。

【0021】

このような構成による本発明によれば断線によって一ライン全体が駆動できなくなるというような不都合をなくすことが可能になり、また、より高速で駆動することが可能なエリアセンサを提供することができる。

【0022】

また、本発明によれば、より高精度な画像情報の読み取りを図ることができる。さらに、本発明によれば、より高速の駆動が可能になるため動画の取得も行うことが可能になる。その結果、X線透過画像の読み取りに際しても、物体の動きや対象物の連続的な観察をリアルタイムに行うことが可能になる。したがって、作業効率が格段に向かうばかりか、医療、構造解析やセキュリティーチェックに際しては、検査時間を減少したり、検査精度を一段と向上させたりすることが可能になり、より的確な判断、診断を行うことが可能になる。

【0023】

なお、本発明において、各画素には共通的に或いは個別的に光電変換素子が設けられる。共通的に設けられる場合は、各画素ごとにその光電変換情報がクロストークしないように調整されることが好ましい。光電変換素子は非晶質半導体、例えばアモルファスシリコン、を利用することができるより大面積化のために好適である。光電変換素子はダイオード型、光導電型、トランジスタ型のいずれであっても使用することが可能である。

【0024】

もちろん、光電変換素子はこれら構造に特定されるわけがない。また、コンデ

ンサー構造と光導電型素子を一体化したようなM I S型構造としてもよいものである。この場合は、光電変換された画像情報を非破壊に読み出しすることが可能になったり、光電変換期間の調整による蓄積時間の調整で実質的に感度を調整したりすることも可能になる。

【0025】

あるいは、X線などの電磁波を直接光電変換可能にするために、アモルファスセレン、 PbI_2 あるいはガリウムヒ素などを光電変換部に用いることもできる。

【0026】

エリアセンサのゲート駆動手段または信号読み出し手段は、共通ゲート線あるいは共通ソース線と、例えば異方性導電樹脂を用いた配線接続である異方性接続で接続されてよく、これによって大面積化を図るに際して、その作製にかかる手間をより減少することができる。

【0027】

スイッチング素子としては薄膜トランジスタが好適に使用できる。

【0028】

【実施例】

以下、本発明の実施例について図面を用いて詳しく説明する。

【0029】

<第1の実施例>

図1は本発明のエリアセンサの一例を説明するための模式的回路図である。なお図1-1と同一構成部材については同一符号を付する。図2(a)及び図2(b)はそれぞれ第1の実施例におけるエリアセンサの動作の一例を説明するタイミング図である。

【0030】

図1-1に示した例と同様にエリアセンサの各画素SはフォトダイオードPDと薄膜トランジスタ(TFT)Trにより構成されている。フォトダイオードPDのカソード電極はバイアスラインVsに接続され電源3によりバイアス電圧が印加されている。薄膜トランジスタTrのソース電極は画素列ごとにそれぞれデー

ターライン Sig 1～Sig N に接続され、薄膜トランジスタ Tr のゲート電極は画素行ごとにそれぞれゲートライン Vg 1～Vg N に接続されている。フォトダイオード PD のアノード電極と薄膜トランジスタ Tr のドレイン電極は各画素で相互に接続されている。さらに各データライン Sig 1～Sig N はアンプ 1a、アナログ・マルチプレクサ 1b などにより構成される読み出し装置 1 に接続されている。ここで留意すべきは各ゲートライン Vg 1～Vg N がシフトレジスタなどにより構成される第 1 のゲートドライバ 2 と該第 1 のゲートドライバ 2 が配置される側に対向して配置される第 2 のゲートドライバ 6 の両方に接続される点である。

【0031】

図 2 (a) 及び図 2 (b) はそれぞれ図 1 における第 1 のゲートドライバ 2 および第 2 のゲートドライバ 6 がそれぞれゲートライン Vg 1～Vg N に印加するゲートパルスのタイミング図の一例を示している。図 1、図 2 (a) 及び図 2 (b) で明らかなように、本実施例では各ゲートライン Vg 1～Vg N が第 1 のゲートドライバ 2 および第 2 のゲートドライバ 6 に接続され、かつ両方のゲートドライバ 2, 6 から同時に同じパルス幅のゲートパルスが印加されている。

【0032】

両方のゲートドライバの駆動タイミングは、両方のゲートドライバの駆動開始信号（スタート信号）を同時に入力することで同調することができる。もちろん、共通のクロック信号に基づいて駆動を制御されることはより好ましい。ゲートドライバには駆動開始信号（スタート信号）を受けて駆動を開始させるためのスタート信号入力部を設ける。

【0033】

この構成によりゲートラインに断線が生じても、どちらか一方のゲートドライバからゲートパルスを印加することが可能になる。これによって、ゲートライン断線を原因とする、そのゲートラインに接続された画素からの信号転送ができないなり像情報の読み取りが不良になるような不具合が生じない。

【0034】

また各ゲートラインに同時にゲートパルスが印加されるため、実質的にゲート

ラインの抵抗および寄生容量が低減されることになりゲートパルスの遅延が軽減され、これにより駆動の高速化を図ることが可能となる。

【0035】

本発明のエリアセンサのゲートラインに用いられるメタル材料の例と、それそれを成膜形成した場合の比抵抗の例を表1に示す。

【0036】

【表1】

Electric Resistivity

Metal	Resistivity($\mu \Omega \cdot \text{cm}$)
Cr	50
Ti	200
Mo	50
Mo-Ta	50

この表1から例えば、ゲートラインのメタル材料をクロムとし、膜厚1000Å、配線幅 $10\mu\text{m}$ 、線長20cmの場合ゲートライン抵抗すなわち R_{vg} は100kΩに及ぶ。すなわちクロム、チタン、モリブデン、モリブデン-タンタル合金などをゲートラインの配線に用いた場合、一般に配線抵抗 R_{vg} は数十～百kΩとなる。

【0037】

またゲートラインの寄生容量 C_{vg} は一般に数十pF～数百pFとなる場合があり、 R_{vg} と C_{vg} による時定数は数 μsec となる。

【0038】

これは例えばゲートラインの総数が1000本の場合、遅延時間が全体として数msとなり、高速化のために無視できない。しかしながら本発明の構成にすることにより、実質的に R_{vg} と C_{vg} をそれぞれ1/2にすることができ、時定数としては1/4となる。

【0039】

したがって本発明は、メタル配線の材料がクロム、チタン、モリブデン、モリブデン-タンタル合金など比抵抗が $10 \mu \Omega \cdot \text{cm}$ を越える場合に特に有効である。図12に示すように、TFT（薄膜トランジスタ）をオンして電荷を転送するためには一定の時間 T_b 以上が必要である。この時間 T_b は図14及び図15で示すように、光電変換素子PDの容量 C_{pd} とTFTのオン抵抗 R_{on} の積である時定数 τ_1 により決定される。ちなみに図14は画素および読み出し装置を表し、図15は電荷転送を説明する等価回路である。

【0040】

一方で図12(c)で示されるようなゲートラインのパルス波形のなまりは、ゲートライン V_g の抵抗 R_{vg} とゲートライン寄生容量 C_{vg} の積である時定数 τ_2 で決まる。本実施例でゲートパルスをゲート線の両端から印加し、

$$\tau_1 \geq \tau_2$$

の関係を満たすようにすることは望ましい。

【0041】

すなわち、このように $\tau_1 \geq \tau_2$ の関係を実現することにより、ゲートパルスのなまりが実質的に全体のスピードに対して大きな影響を与えないようにできる。

【0042】

ここで説明した R_{vg} はゲートラインの両端間（図16のA点およびB点）の抵抗を測定することで求めることができる。また C_{vg} はゲートラインの集中定数的な寄生容量である。 C_{vg} や R_{vg} を直接測定できない場合は、図16に示すように、ゲートラインの中央（C点）でゲートパルスの波形を観察しそこから時定数 τ_2 を求めることができる。

【0043】

さらに本発明は、ノイズの低減にも効果がある。すなわち、ゲートラインには抵抗に応じた熱雑音が生じている。また図16に示すようにゲートライン V_g とデータライン Sig は容量結合を有している。これはゲートラインの熱雑音が容量結合を介してデータラインに伝搬しランダムノイズの原因となることを示す。本發

明ではゲートラインを両側から駆動することにより実質的にRvgを減じている。
すなわちRvgに起因する熱雑音の影響を減じている。

【0044】

<第2の実施例>

図3は本発明のエリアセンサの別の一例を説明するための模式的回路図である。
なお図11と同一構成部材については同一符号を付する。

【0045】

本実施例においても、前述した第1実施例と同様にエリアセンサの各ゲートラインVg1～VgNはその一端に第1のゲートドライバ2および対向する他端に第2のゲートドライバ6をそれぞれ接続し、図2(a)及び図2(b)で説明されたように両方のゲートドライバ2, 6から同時にゲートパルスが印加される。

【0046】

また、本実施例では、ゲートラインVg1～VgNに加え、各データラインSig1～SigNが各データラインSig1～SigNの一端に第1の読み出し装置1および対向する他端に第2の読み出し装置8を配置し、それ等読み出し装置2, 8の両方に接続されている。第2の読み出し装置8は第1の読み出し装置1と同様にアンプ8a、アナログ・マルチプレクサ8bなどにより構成されている。

【0047】

データラインSig1～SigNを通って読み出された各画素で光電変換されたデータはそれぞれアンプ1a及びアンプ8aを介してそれぞれのアナログ・マルチプレクサ1b, 8bに出力される。

【0048】

このような接続構造とすることで、ゲートラインあるいはデータラインに断線が生じても、信号を供給し、読み出すことができるため断線による不具合が生じない。すなわち、データラインに断線が生じた場合に、断線箇所より図中上の画素からのデータは第1の読み出し装置1により、断線箇所より図中下の画素からのデータは第2の読み出し装置8により読み出すことができる。なお、第1の読み出し装置1の読み出しのタイミングと第2の読み出し装置8の読み出しのタイ

ミングとは、同じでも異なるようにしてもよい。

【0049】

ゲートラインの駆動については、実施例1で説明したように同時にを行うことで実質的に抵抗及び寄生容量を減少することができるため、高速駆動を可能にする。また、ゲートラインが断線した場合は、いずれかのゲートドライバから駆動信号が供給されるのでゲートライン断線による問題は生じない。

【0050】

＜第3の実施例＞

図4はX線撮像システムのX線撮像装置内に設けられたエリアセンサである光電変換素子パネル部の構成の一例を示す模式的構成図である。

【0051】

光電変換素子パネルは、1枚のガラス基板のような少なくとも表面が絶縁性の基板上に光電変換素子と電荷を転送するための薄膜トランジスタのペアを有する画素SEがアレー状に構成されている。各画素からの像情報を担う信号は、二次元に配された画素群を図中左右の二つの領域に分け、それぞれの領域ごとに左右に複数の共通信号線（データライン）を引き出している。

【0052】

図中、上下方向には複数の共通ゲート線（ゲートライン）が配線され、各々の共通ゲート線には上下の端部に2つのゲート駆動用のシフトレジスタ（ゲートドライバとなる）が接続されている。上下に配されたシフトレジスタは図示していないコントロール回路により同時に同じタイミングで駆動され1本のゲート線に一致したゲートパルスを印加するよう動作する。

【0053】

本実施例ではゲート線は2つの群に分けられた画素群に分かれており、図中左半分の画素群に対応したゲート線群（1～1440）と図中右半分の画素群に対応したゲート線群（1441～2880）で構成されている。各ゲート線群からは1本づつのゲート線が選択され、それらにゲートパルスが供給される。したがって、光電変換パネル全体で見れば、同時に2本のゲート線にゲートパルスが印加され、これにより転送される電荷を左右の2組の、アンプとマルチプレクサ群

を有する回路で構成されたアンプ&マルチプレクサ群（読み出し装置となる）でそれぞれ同時に処理できる構成になっている。

【0054】

この構成により、パネル全面を読みとるのに1／2の時間ですむと同時に、共通信号線の長さや容量を実質的に1／2に構成できるためノイズの少ない高速読み取りが可能で、高感度のX線撮像システムを構成できる。

【0055】

一つのシフトレジスタは、例えば、6個のIC(240bit/IC)で構成される。画像受像領域の周囲、つまり、図中上右側、上左側、下右側、下左側にそれぞれシフトレジスタが設けられ、合計4つのシフトレジスタが配されることになる。したがって、シフトレジスタに用いられるICはその周囲に計24個配置されている。

【0056】

読み取り装置は実際にはアンプとマルチプレクサの両機能が集積化されたアンプICを有する。アンプICは撮像領域の左右にそれぞれ9個、計18個、配されている。アンプIC(Amp IC)(256Amp/IC)は256ラインのデータラインに対応して設けられている。本実施例におけるアンプICは電流積分タイプを用いている。また、図中Bで示したアンプとマルチプレクサを有するアンプIC群の部分（読み取り装置の部分）はたとえば以下に説明されるような3つの接続のタイプとすることができる。

【0057】

3つのタイプの概略的回路構成の一例を図5、図6、図7にそれぞれ示す。

【0058】

図5は9個のアンプICの出力を一つに接続し、1個のA/D変換回路に入力している。各アンプICの出力はICセレクト信号で制御され、どれか1個のアンプICの出力がA/D変換回路に入力される。A/D変換回路に入力されたアナログ出力はここでデジタル信号に変換されて出力される。ここでは、複数のアンプICは使っているものの全体として1つの大きなマルチプレクサ(2260入力、1出力)を構成している。

【0059】

次に図6に示される回路構成を説明する。ここではセンサ信号を転送するためのデータラインが該データラインの奇数群と偶数群に分けた各アンプに接続されている。各アンプからの出力は、図5に示される回路構成と同様にサンプルホールド回路を通ってそれぞれ奇数群と偶数群のアンプ（またはデータライン）に対応したアナログ・マルチプレクサに送られる。したがってアンプとマルチプレクサを有するアンプICはデータラインの奇数または偶数に対応して配され、それらアンプICからはそれぞれ奇数群の出力と偶数群の出力の2つのアナログ信号がそれぞれ別に出力される。奇数群出力、偶数群出力はそれぞれ奇数、偶数に対応したA/D変換回路に入力されるようにそれぞれ接続される。

【0060】

結果として、図6に示される構成では、奇数群のアンプICと偶数群のアンプICでは奇数群と偶数群に対応した2種のマルチプレクサが構成されている。奇数及び偶数に対応したそれぞれのA/D変換回路からのデジタル出力はデジタル・マルチプレクサで合成されてひとつの連続するデジタル信号として出力される。

【0061】

図7は、図6の様にアンプICからは奇数群と偶数群とに区別された2本のアナログ信号が出力される。ここでは、これら偶数群と奇数群に対応したアナログ出力をそれぞれ1つのアナログ・マルチプレクサ（2入力、1出力）に入力し1つのアナログ出力を得ている。これは図5と同様に1つの大きなマルチプレクサ（2260入力、1出力）が構成されていると考えられる。アナログ・マルチプレクサからのアナログ出力はA/D変換回路に入力され、デジタル出力に変換されて信号出力される。

【0062】

図8に、図4に示されるエリアセンサを有する画像入力装置の一例として、X線撮像システムに適用した例を示す。また、図9に、エリアセンサを用いたX線撮像装置のX線を波長変換してエリアセンサで検出可能な波長に変換する場合の一例を示す。

【0063】

図8は本発明のエリアセンサを用いたX線撮像装置のX線撮像システムへの応用例を示す図である。

【0064】

電磁波発生源としてのX線チューブ6050で発生したX線6060は患者あるいは被検体6061の胸部などの観察部分6062を透過し、波長変換体としてシンチレータを上部に実装したエリアセンサ（光電変換装置）6040に入射する。この入射したX線には被検体6061の内部の情報が含まれている。X線の入射に対応してシンチレータは発光し、これを光電変換して、電気的情報を得る。この情報はデジタルに変換されイメージプロセッサ6070により画像処理され制御室（コントロールルーム）のディスプレイ6080で観察できる。

【0065】

また、この情報は電話回線や無線6090等の伝送手段により遠隔地などへ転送でき、別の場所のドクタールームなどでディスプレイ6081に表示もしくはフィルムなどの出力により遠隔地の医師が診断することも可能である。得られた情報はフィルムプロセッサなどの記録手段6100により光ディスク、光磁気ディスク、磁気ディスクなどの各種記録材料を用いた記録媒体、フィルムや紙などの記録媒体6110に記録や保存することもできる。

【0066】

なお、前述したX線撮像装置は特に医療用に限定されず、非破壊検査等の用途にも用いることができる。

【0067】

医療診断用や内部検査用のような非破壊検査に用いられているX線撮像装置では、上述した如くX線を人体などの被検体に曝射させ被検体を透過したX線を蛍光体などの波長変換体によりエリアセンサが検出可能な光に変換して、その光を光電変換素子などの光電変換部に照射して像情報を担う電気信号に変換している。

【0068】

図9は、このようなX線撮像装置の一例を示す概略的構成図である。図9にお

いて、501はX線源、502はX線源501から放出されたX線が曝射される人体（患者）などの被検査体、503はX線を吸収する物質とX線を透過する物質を交互に配置した、散乱されたX線成分を除去し解像度を良くするためのグリッドである。504は波長変換体で、照射された電磁波を光電変換素子が感知できる波長の光にその波長を変換するために設けられる。通常これは、X線を吸収し光電変換素子が光電変換できる波長の光を発光するシンチレータが用いられ、より具体的にはCsI（溴化セシウム）、Gd₂O₂S、などの蛍光体を好適に使用することができる。505は波長変換体504からの光を受けるエリアセンサである。本発明のエリアセンサはこの部分に適用することができる。

【0069】

エリアセンサの構成は、上述したように、一般的に知られる光電変換素子をマトリクス状に配置したものが使用できる。例えば、特開平8-116044号公報などに開示されるような構成のものを使用することができる。

【0070】

例えば、図10に示されるように、ガラスなどの少なくとも表面が絶縁性とされた基板1310上に順に第1の電極1301、絶縁層1302、アモルファスシリコンなどの光導電層1303、オーミックコンタクト層1304、電極層1305を有する構成の光電変換素子S11は、薄膜トランジスタ素子（TFT）T11と同じ順で各層が積層された構成となっているので、それら素子を同時に一つの基板上に形成することが可能である。光電変換素子S11の第1の電極1310はTFTのゲート電極、絶縁層1301はゲート絶縁膜、光導電層1302は半導体層、n⁺層などのオーミックコンタクト層1304はオーミックコンタクト層、電極層1305はソースまたはドレイン電極にそれぞれ用いられる。

【0071】

また、図中、1306は窒化シリコン（SiN）などの保護層であり、1307はCsIなどの波長変換体である。SIGはデータラインである。

【0072】

このような同一積層構成の素子により画素が形成される場合は、受像領域の大面積化、製造コストの低減に有利である。また、上記構成の光電変換素子は像の

情報を持つX線が入射されることによりこれに対応した電荷を発生し素子内に電荷を蓄積することができるので非破壊的に情報を読み出すこともでき、駆動方法の豊富なバリエーションに対応可能であるという点でも好ましいものである。

【0073】

【発明の効果】

以上説明したように、本発明によればゲートラインやデータラインのような受像領域を横断する配線の断線によって生じるような駆動不良やデータ取得ができないとなるといったような不具合が無く、安定した像情報の出力を行うことができ、信頼性に富んだエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することができる。

【0074】

また、本発明によれば、所望の駆動波形を供給することができるので高速で駆動することが可能となり、結果として動画取得にも適したエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を実現することができる。

【0075】

また、本発明によれば、より大面積の受像領域を有するエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供でき、大面積化による駆動速度の低下も生じないかむしろ向上させることができ、あるいは、小面積の受像部を有するエリアセンサを組み合わせた場合に比べても、その駆動速度の低下を最小限にすることが可能であり、加えて、より高精細な読み取りや表示を可能にするエリアセンサ、該エリアセンサを有する画像入力装置および該エリアセンサの駆動方法を提供することができる。

【0076】

本発明によれば、信号読み出し手段が、各データラインに対し個別に設けられたアンプとアナログ・マルチプレクサを有するアンプICと、A/Dコンバーターと、で構成されることにより、高速、高精度で信号を読み出すことが可能なエリアセンサが実現できる。

【0077】

さらに本発明によれば、各アンプICの出力はセレクト信号で選択、制御可能であることにより、任意の順序で信号を読み出すことが可能なエリアセンサが実現できる。

【0078】

さらに本発明によれば、各アンプICの出力を偶数群、奇数群に分けて構成するために、より高速の読み出しが可能なエリアセンサが実現できる。

【0079】

さらに本発明によれば、各アンプICの出力を偶数群、奇数群に分けて構成し、マルチプレクサ動作（選択動作）させることにより信号の並び替えが不要で、画像処理が容易なエリアセンサが実現できる。

【0080】

さらに本発明によればゲートラインの配線抵抗に起因するランダムノイズを減じ、高いSN比を実現することができる。

【図面の簡単な説明】

【図1】

エリアセンサの一例を説明するための模式的回路図である。

【図2】

(a) 及び (b) はエリアセンサの動作の一例を説明するタイミング図である

【図3】

エリアセンサの一例を説明するための模式的回路図である。

【図4】

エリアセンサである光電変換素子パネル部の構成の一例を示す模式的構成図である。

【図5】

読み出し装置部分の回路構成を説明するための概略的回路構成図である。

【図6】

読み出し装置部分の回路構成を説明するための概略的回路構成図である。

【図7】

読み出し装置部分の回路構成を説明するための概略的回路構成図である。

【図8】

画像入力装置の応用例を説明するシステム構成図である。

【図9】

画像入力装置の概略構成図である。

【図10】

エリアセンサの画素部の一例を説明するための模式的断面図である。

【図11】

光電変換素子とスイッチ素子を画素に有するエリアセンサの一例の模式的回路図である。

【図12】

(a) はエリアセンサのゲートラインの等価回路図、(b) 及び(c) は各点における駆動波形(ゲートパルス)の概念図である。

【図13】

エリアセンサにおけるゲートドライバの駆動の一例を説明するタイミング図である。

【図14】

画素および読み出し装置を表す回路図である。

【図15】

電荷転送を説明する等価回路である。

【図16】

ノイズの低減効果を説明するための図である。

【符号の説明】

1 第1の読み出し装置

1 a アンプ

1 b アナログ・マルチプレクサ

2 第1のゲートドライバ

3 電源

6 第2のゲートドライバ

8 第2の読み出し装置

501 X線源

502 被検査体

503 グリッド

504 波長変換体

505 エリアセンサ

1310 基板

1301 第1の電極

1302 絶縁層

1303 光導電層

1304 オーミックコンタクト層

1305 電極層

1306 保護層

1307 波長変換体

6050 X線チューブ

6060 X線

6061 患者あるいは被検体

6062 観察部分

6040 エリアセンサ（光電変換装置）

6070 イメージプロセッサ

6080 ディスプレイ

6100 記録手段

6110 記録媒体

S11 光電変換素子

T11 薄膜トランジスタ素子（TFT）

SIG データライン

S 画素

PD 光電変換素子（ここではフォトダイオード）

Tr 薄膜トランジスタ（TFT）

特2000-379144

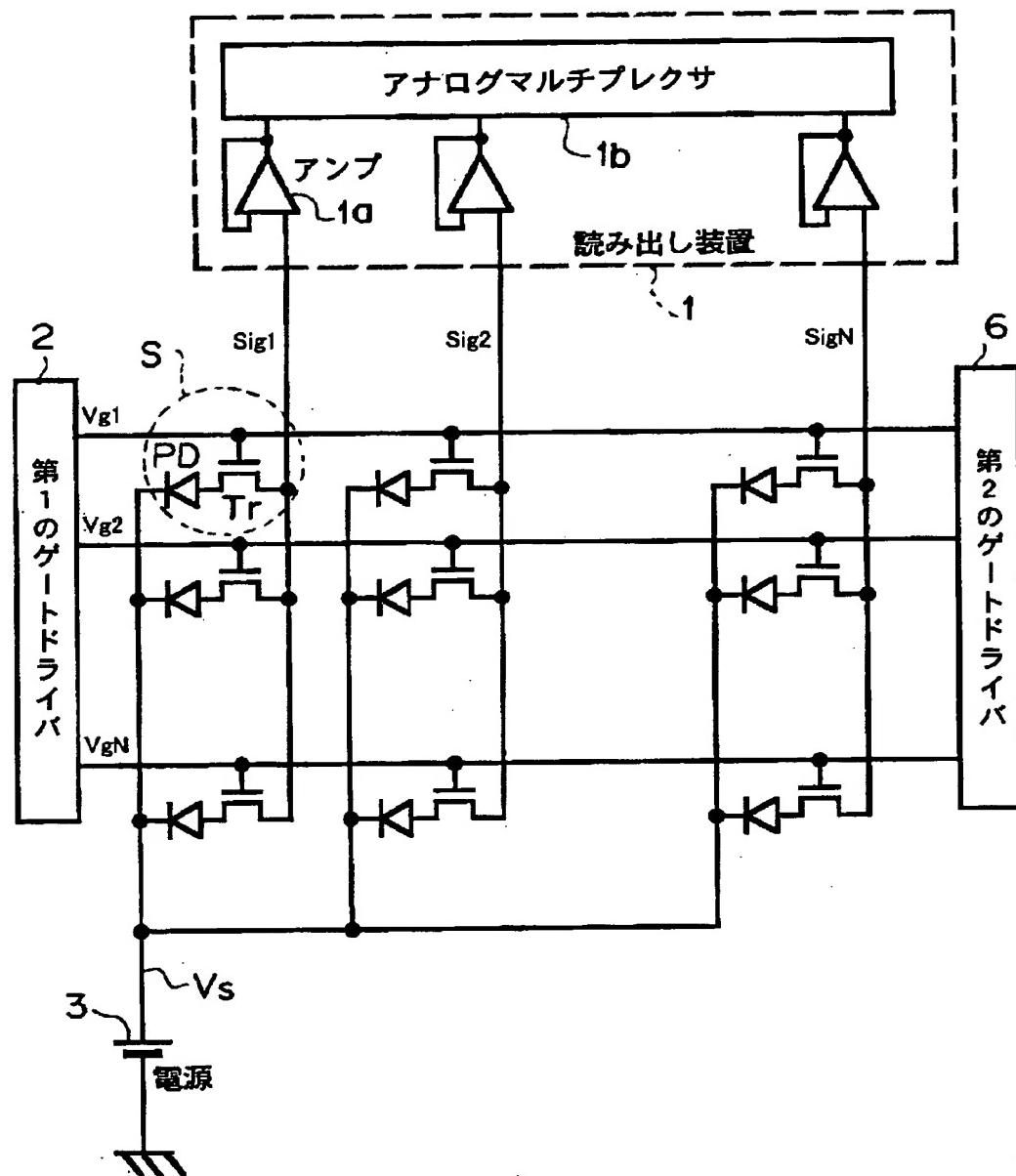
Vs バイアスライン

Sig1~SigN データライン

Vg1~VgN ゲートライン

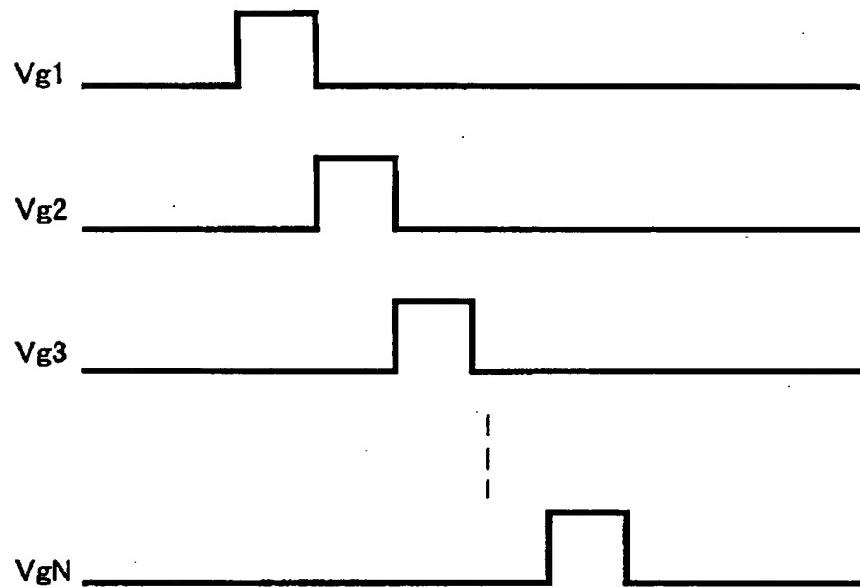
【書類名】 図面

【図1】

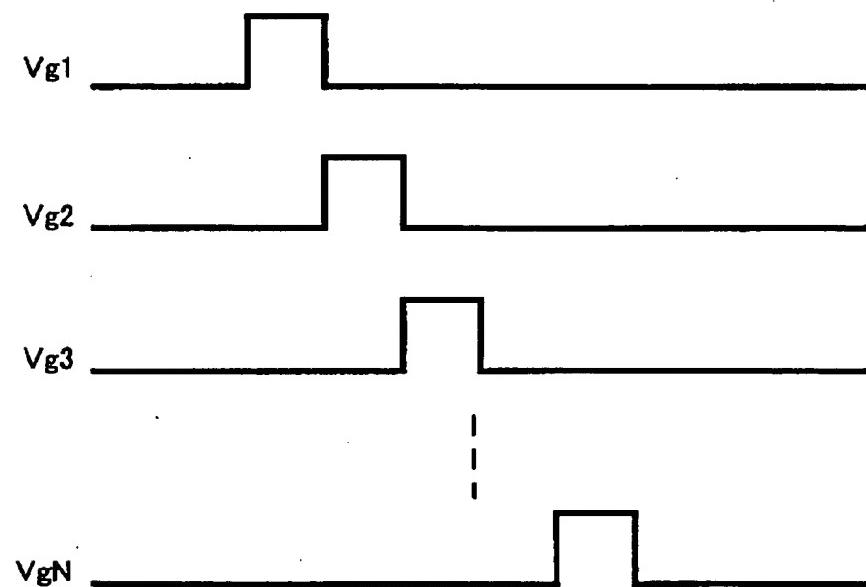


【図2】

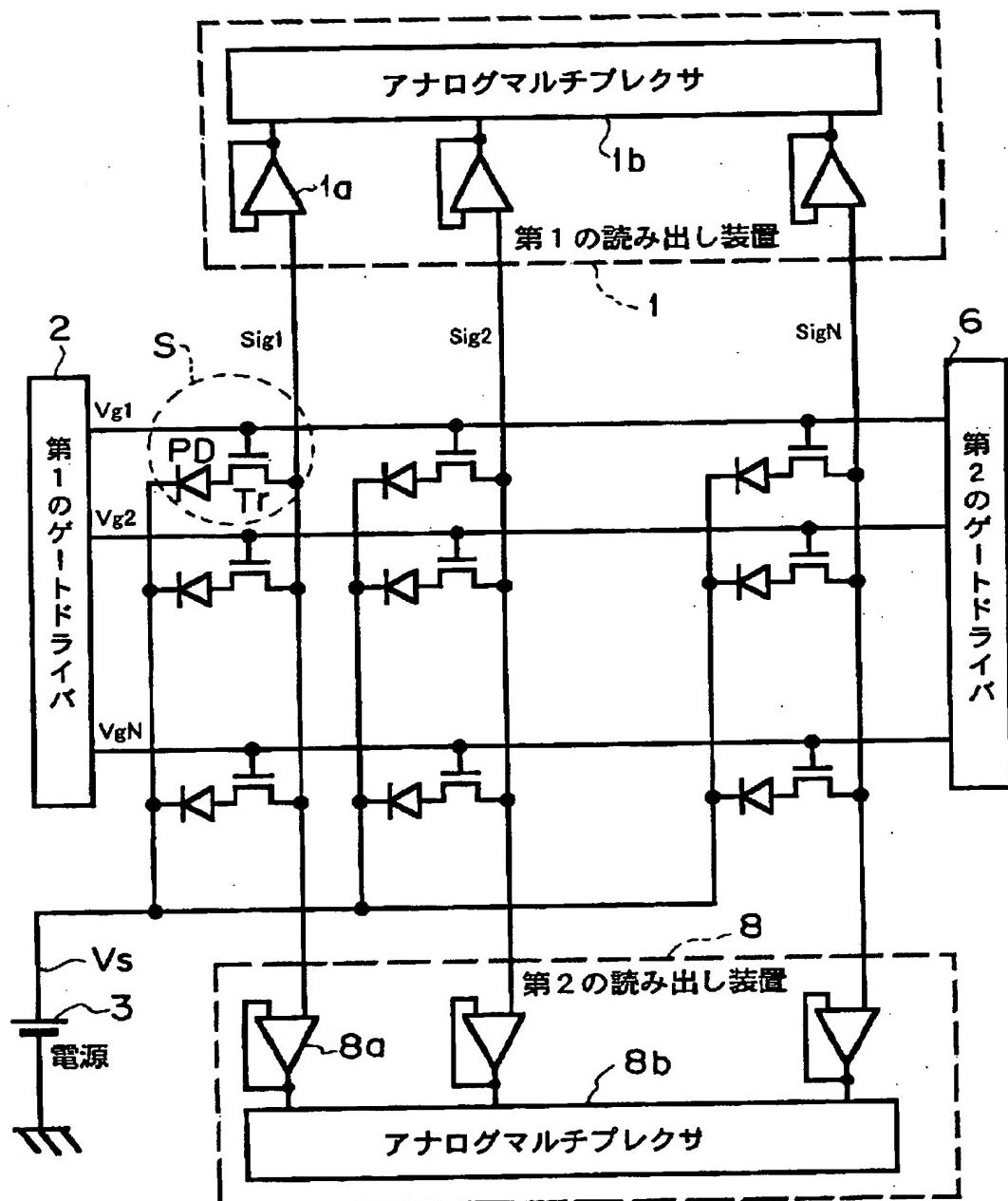
(a) 第1のゲートドライバの波形



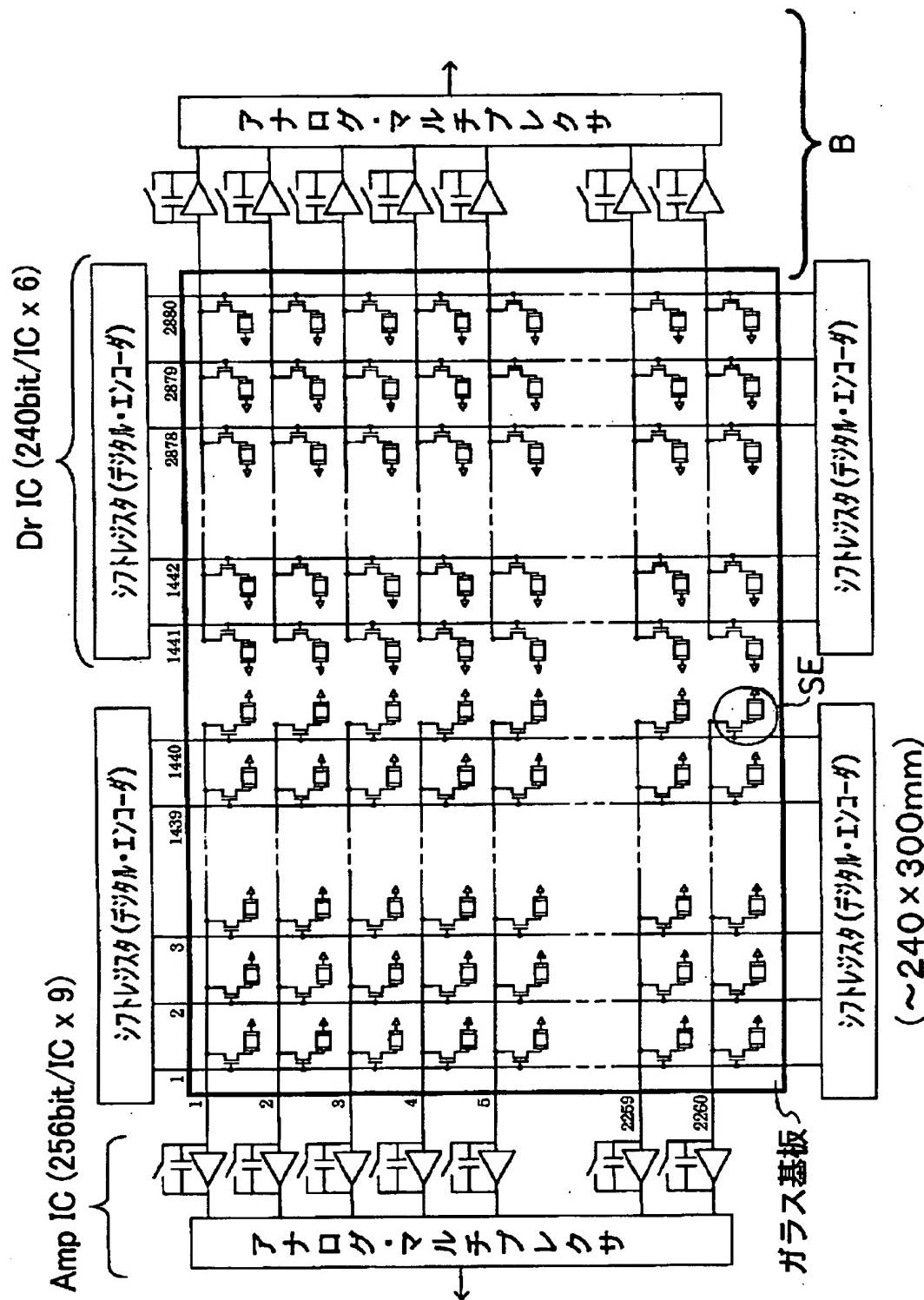
(b) 第2のゲートドライバの波形



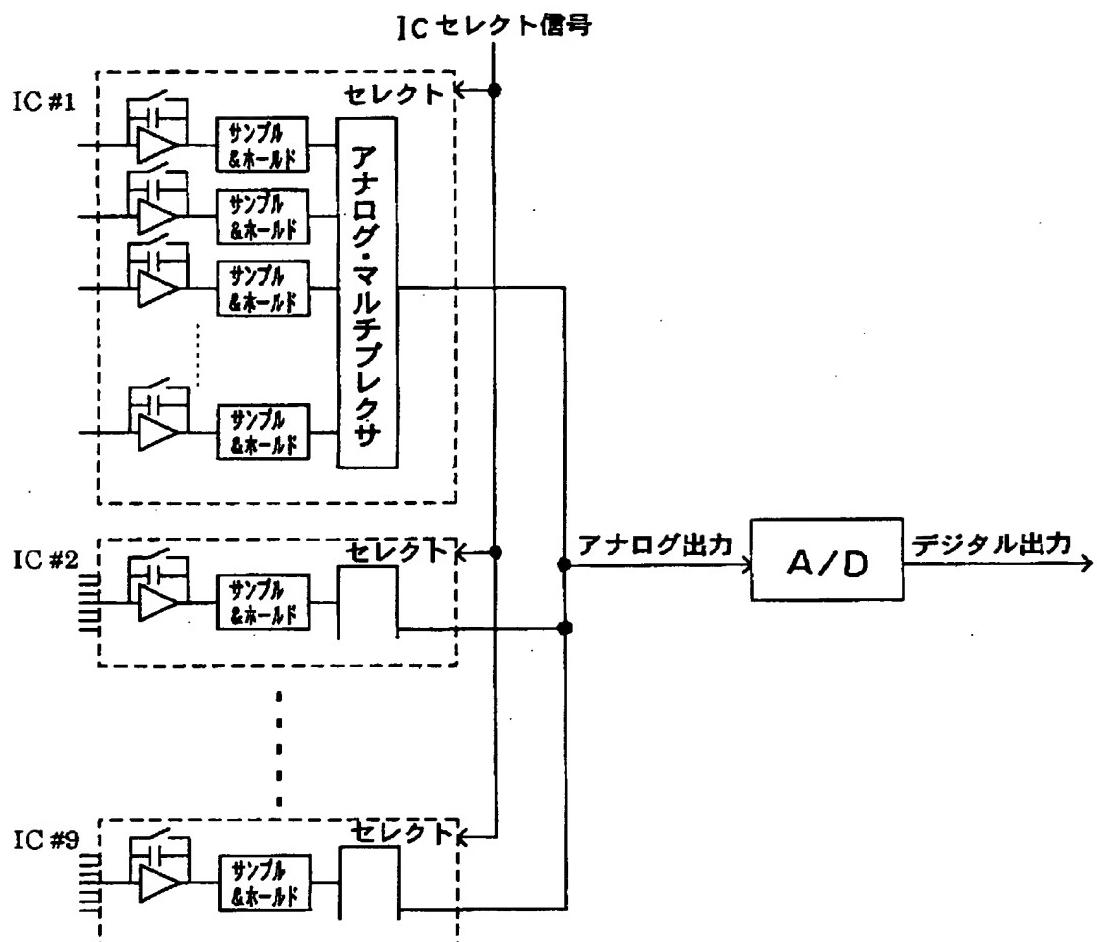
【図3】



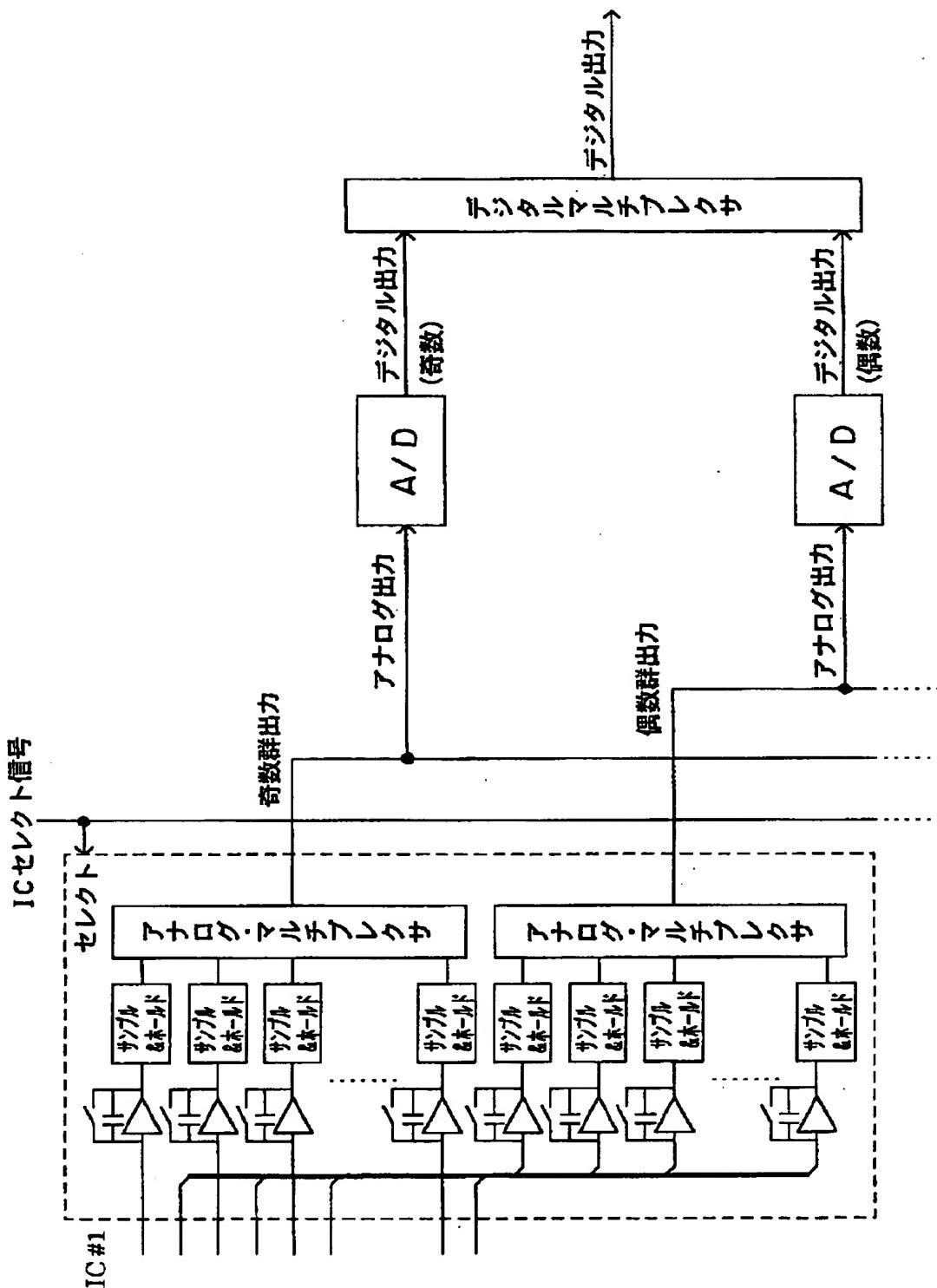
【図4】



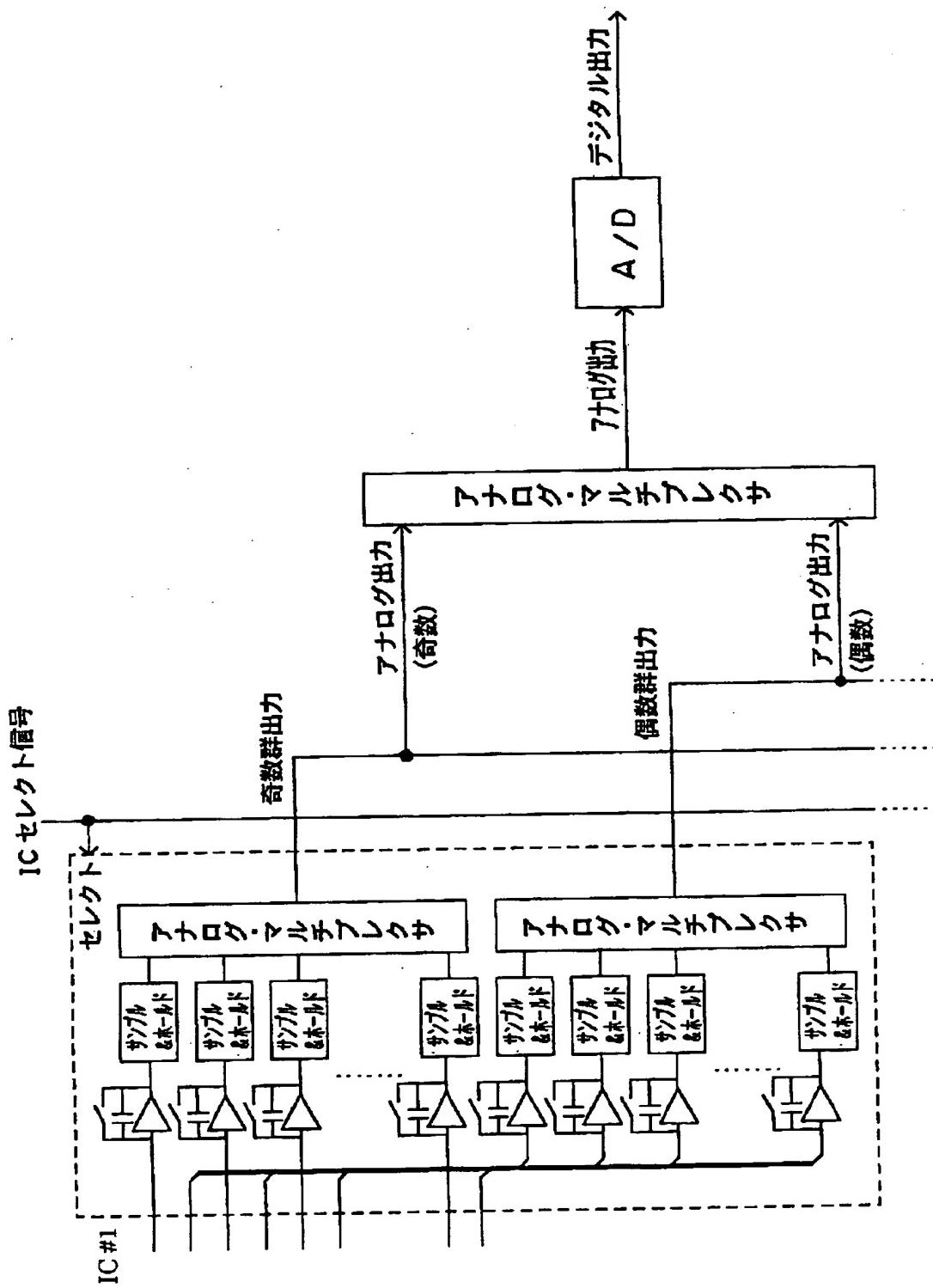
【図5】



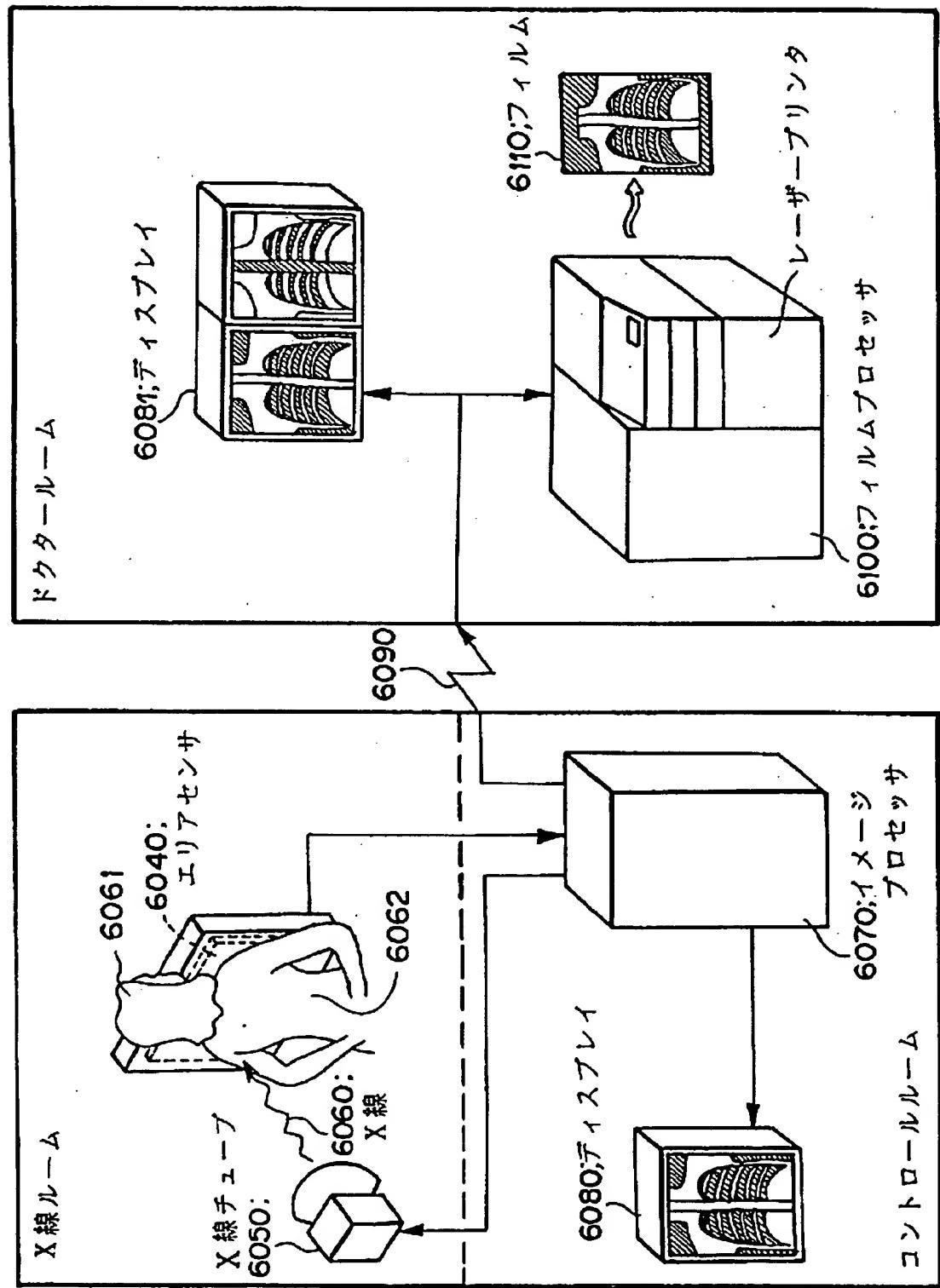
【図6】



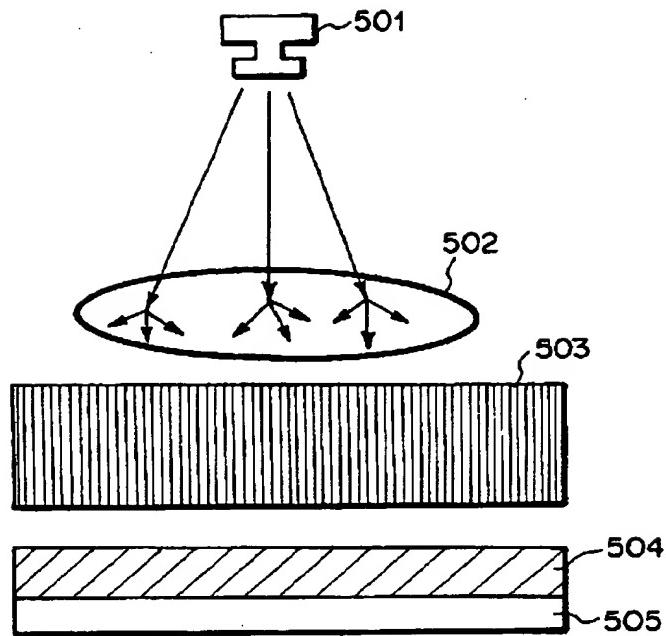
【図7】



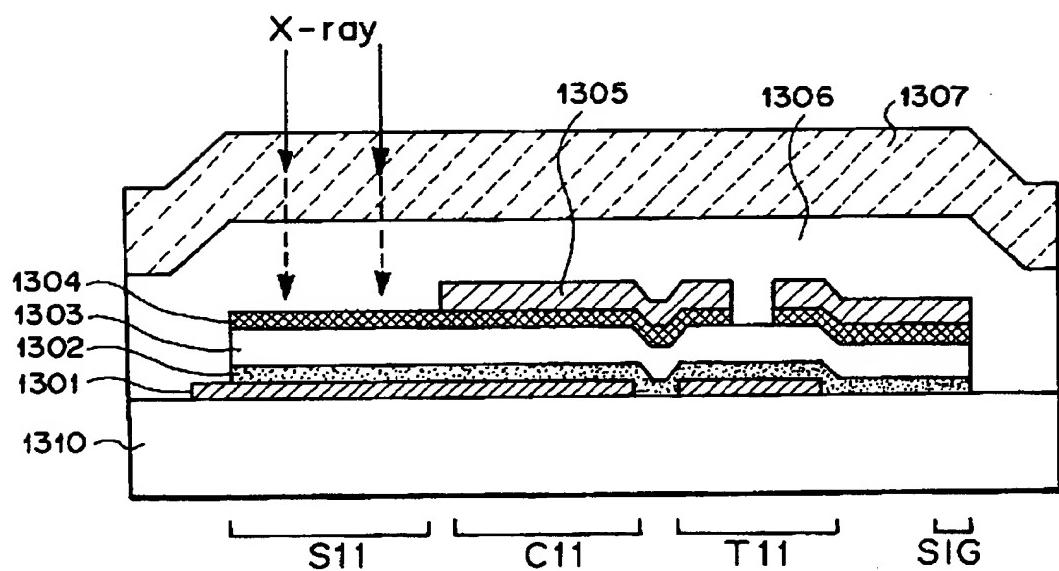
【図8】



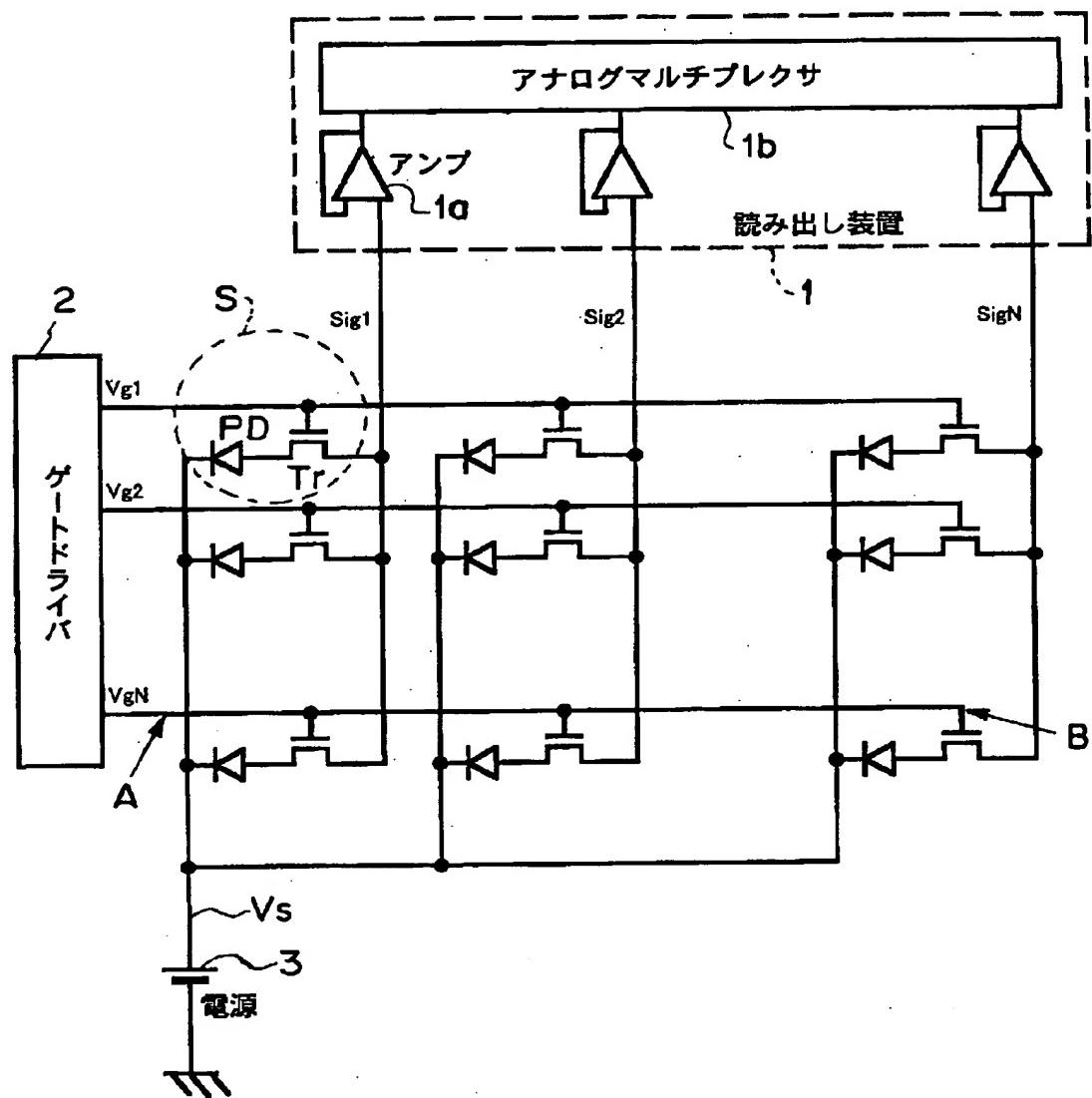
【図9】



【図10】

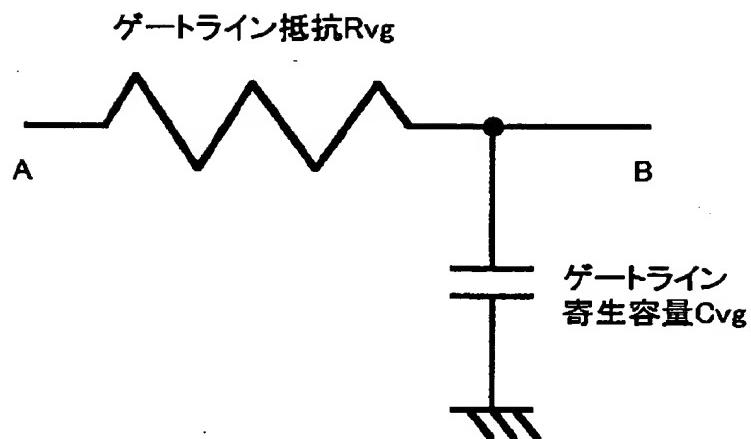


【図11】

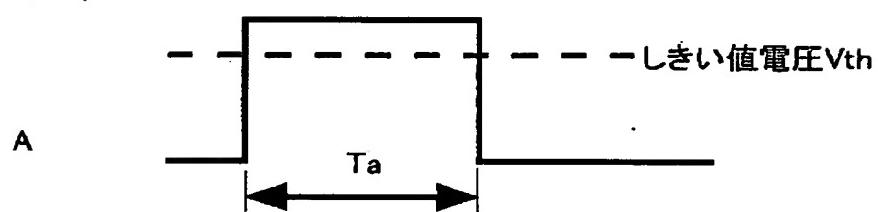


【図12】

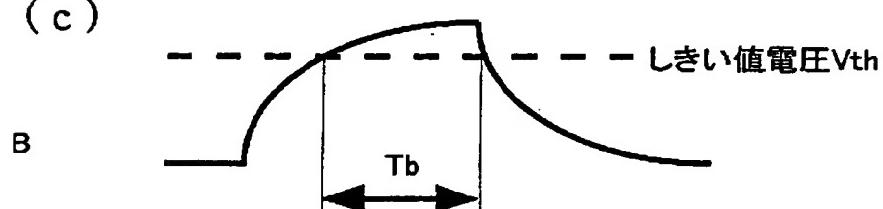
(a)



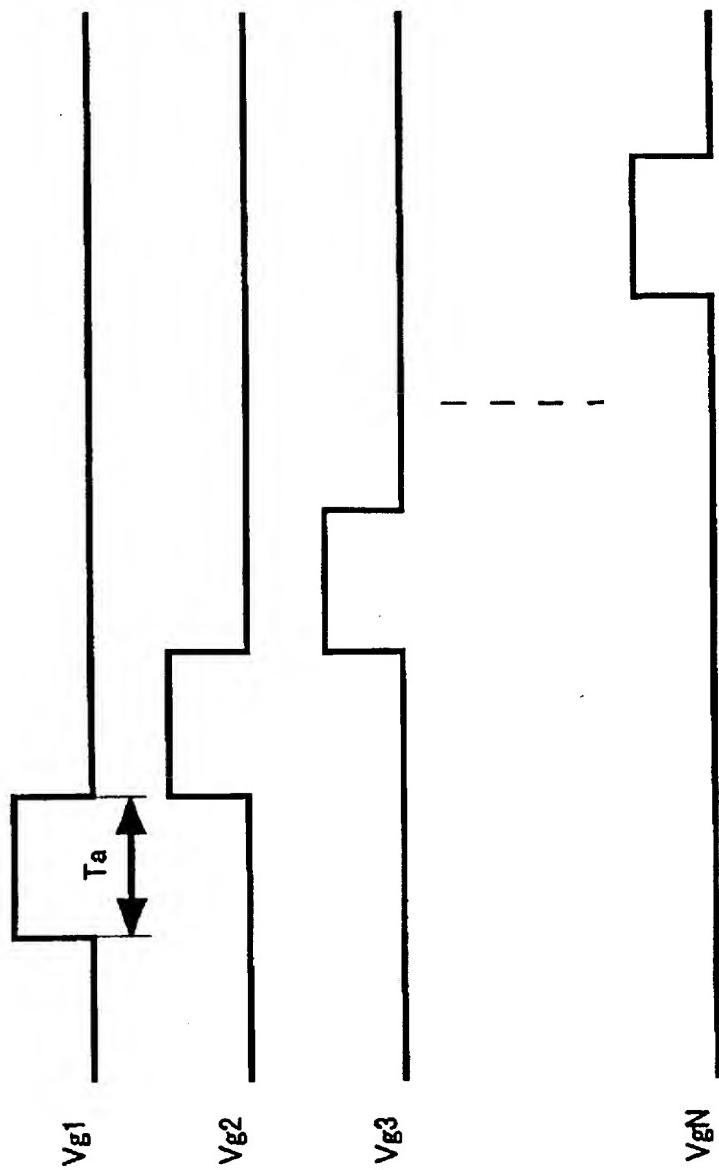
(b)



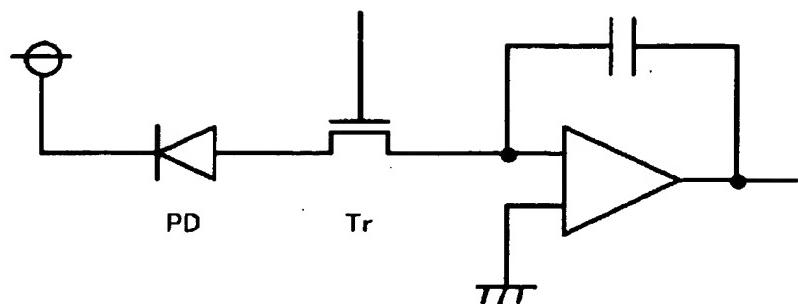
(c)



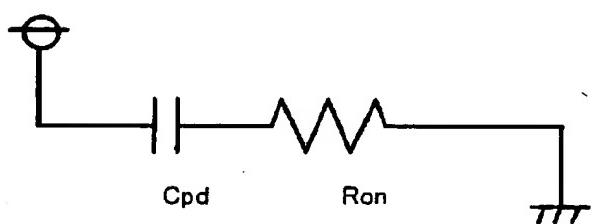
【図13】



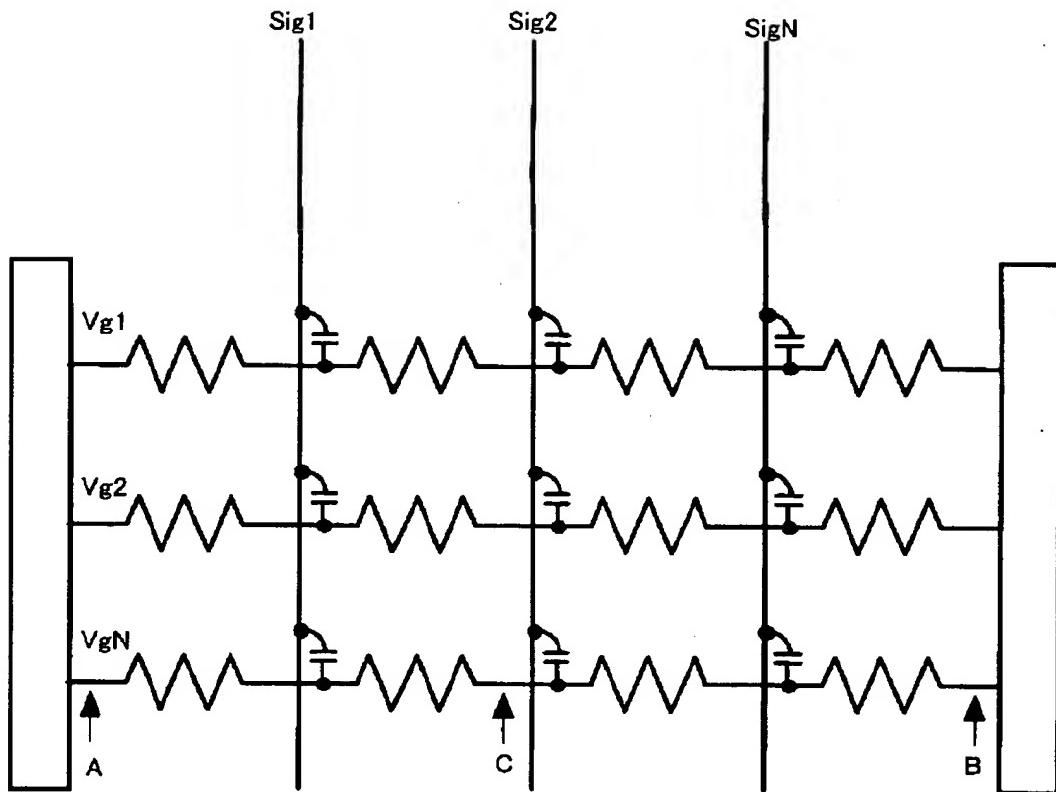
【図14】



【図15】



【図16】



【書類名】 要約書

【要約】

【課題】 断線による不具合が無く、高速で駆動可能とする。

【解決手段】 それぞれスイッチング素子 T_r を有する複数の画素 S を2次元的に配置し、一方向に配列されたスイッチング素子に接続される複数の共通線 V_g $1 \sim V_g N$ を有し、共通線に制御信号を印加してスイッチング素子の駆動を行う半導体装置において、共通線には制御信号を印加する複数の駆動手段 2, 6 が接続されている。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2000-379144
受付番号	50001608973
書類名	特許願
担当官	第五担当上席 0094
作成日	平成12年12月18日

＜認定情報・付加情報＞

【特許出願人】

【識別番号】 000001007

【住所又は居所】 東京都大田区下丸子3丁目30番2号

【氏名又は名称】 キヤノン株式会社

【代理人】

【識別番号】 100065385

【住所又は居所】 東京都港区虎ノ門五丁目13番1号 虎ノ門40

森ビル 山下国際特許事務所

【氏名又は名称】 山下 穣平

次頁無

出願人履歴情報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号

氏 名 キヤノン株式会社